

अर्द्धचालक एकीकृत परिपथ अभिन्यास डिजाइन जनरल अक्टूबर 2014  
The Semiconductor Integrated Circuits Layout Design Journal October 2014

---

भारत सरकार,  
अर्द्धचालक एकीकृत परिपथ अभिन्यास डिजाइन रजिस्ट्री  
Government of India  
The Semiconductor Integrated Circuits Layout Design Registry

---

निर्गमन सं 41/2014  
Issue No. 41/2014

बुधवार  
Wednesday

दिनांक 01/10/2014  
DATE: 01/10/2014

---

अर्द्धचालक एकीकृत परिपथ अभिन्यास डिजाइन अधिनियम, 2000 के अधीन विज्ञापन  
भारत सरकार, अर्द्धचालक एकीकृत परिपथ अभिन्यास डिजाइन रजिस्ट्री, रजिस्ट्रार कार्यालय,  
Published under Semiconductor Integrated Circuits Layout Design Act, 2000  
by Government of India, Office of the Registrar, Semiconductor Integrated Circuits Layout Design  
Registry,

संचार एवं सूचना प्रौद्योगिकी मंत्रालय  
Ministry of Communications and Information Technology  
इलेक्ट्रॉनिक्स एवं सूचना प्रौद्योगिकी विभाग  
Department of Electronics & Information Technology  
इलेक्ट्रॉनिक्स निकेतन  
Electronics Niketan  
6, सीजीओ कॉम्प्लेक्स, नई दिल्ली - 110003  
6, CGO Complex, Lodhi Road, New Delhi-110003.  
Tel: 011-24364761, Fax: 011-24364788

अनुक्रमणिका  
INDEX

- क. आधिकारिक टिप्पणियां  
A. Official Notes
- ख. अर्द्धचालक एकीकृत परिपथ अभिन्यास डिजाइन रजिस्ट्री कार्यालय का अधिकार क्षेत्र  
B. Jurisdiction of Office of the Semiconductor Integrated Circuits Layout Design Registry,
- ग. स्वीकृति के पश्चात विज्ञापित आवेदन  
C. Applications advertised after acceptance
- घ. आवेदन में शुद्धि या संशोधन करने की अधिसूचना  
D. Notification of correction or amendment of application

## प्रस्तावना

अर्द्धचालक एकीकृत परिपथ अभिन्यास डिजाइन रजिस्ट्री 1 मई, 2011 से सेमीकंडक्टर एकीकृत परिपथ अभिन्यास डिजाइन अधिनियम, 2000 के अंतर्गत चालू की गई है। अधिनियम के अंतर्गत प्रावधानों के अनुसार अर्द्धचालक एकीकृत परिपथ अभिन्यास डिजाइन जनरल का प्रकाशन अपेक्षित है। इस जनरल का प्रकाशन महीने के पहले कार्य दिवस पर मासिक आधार पर किया जाएगा। इस जनरल से संबंधित सभी पूछ-ताछ अथवा कोई भी अन्य अपेक्षित सूचना रजिस्ट्रार, अर्द्धचालक एकीकृत परिपथ अभिन्यास डिजाइन रजिस्ट्री को संबोधित की जानी चाहिए। किसी भी प्रकार के सुझावों तथा टिप्पणियों का स्वागत है।

( पी घटक )  
रजिस्ट्रार

## INTRODUCTION

The Semiconductor Integrated Circuits Layout-Design Registry has been made operational w.e.f. 1<sup>st</sup> May 2011 under the Semiconductor Integrated Circuits Layout-Design Act, 2000. In accordance with the provisions under the Act "The Semiconductor Integrated Circuits Layout-Design Journal" is required to be published. This Journal is being published on monthly basis on the 1<sup>st</sup> working day of the month. All the enquiries related to this Journal or any other information as required should be addressed to the Registrar, Semiconductor Integrated Circuits Layout-Design Registry. Any suggestions and comments are welcome.

(P. Ghatak)  
REGISTRAR

अर्द्धचालक एकीकृत परिपथ अभिन्यास डिजाइन जनरल अक्टूबर 2014  
The Semiconductor Integrated Circuits Layout Design Journal October 2014

---

- क. आधिकारिक टिप्पणियां  
A. Official Notes

रजिस्ट्री आम जनता के लिए प्रातः 10.00 बजे से सांयः 4.00 बजे तक हर कार्य दिवस पर खुलेगी ।

(पी घटक)  
रजिस्ट्रार

The Registry is opened for public dealing from 10 am to 4 pm on all working days.

(P. Ghatak)  
REGISTRAR

अर्द्धचालक एकीकृत परिपथ अभिन्यास डिजाइन जनरल अक्टूबर 2014  
The Semiconductor Integrated Circuits Layout Design Journal October 2014

---

- ख. अर्द्धचालक एकीकृत परिपथ अभिन्यास डिजाइन रजिस्ट्री कार्यालय का अधिकार क्षेत्र  
B. Jurisdiction of Office of the Semiconductor Integrated Circuits Layout Design Registry,

असाधारण भाग-II - खण्ड 3 - उप खण्ड (ii) के जरिए प्राधिकार सं. 219 नई दिल्ली, सोमवार, मार्च 1, 2004/फाल्गुन 11, 1925, द्वारा प्रकाशित अर्द्धचालक एकीकृत परिपथ अभिन्यास डिजाइन रजिस्ट्री (एस. आई. सी. एल. डी. आर.) का मुख्य कार्यालय, सूचना प्रौद्योगिकी विभाग, इलेक्ट्रॉनिक्स निकेतन, 6, सीजीओ कॉम्प्लेक्स, नई दिल्ली - 110003 में स्थित है। इसकी राज्यक्षेत्रीय परिसीमाएं जिसके भीतर अर्द्धचालक एकीकृत परिपथ अभिन्यास डिजाइन रजिस्ट्री का कार्यालय अपने कृत्य कर सकेगा, सम्पूर्ण भारत पर है।

(पी घटक)  
रजिस्ट्रार

Vide Extraordinary Gazette Notification Part II-Section 3-Sub-section (ii) Published by authority No. 219 New Delhi, Monday, March 1, 2004 / Phalguna 11, 1925, the Semiconductor Integrated Circuits Layout-Design Registry (SICLDR) has its head office located in the Department of Information Technology, 6, CGO Complex, Lodhi Road, New Delhi. The territorial limits within which such office of the Semiconductor Integrated Circuits Layout-Design Registry may exercise its functions shall be the whole of India.

(P. Ghatak)  
REGISTRAR

- ग. स्वीकृति के पश्चात विज्ञापित आवेदन – एक ।  
C. Applications advertised after acceptance – **One.**

### Application Received for Registration under Semiconductor Integrated Circuits Layout Design Act 2000

Semiconductor Integrated Circuits Layout Design (SICLD) Registry has received an application for registration of 8 Port Microcontroller (BE 80501), Application no.1(1)/2013 in the name of M/s Bharat Electronics Ltd, Jalahalli, Bangalore, 560013, India. Details of the applications are as below:

1. **Date of Acceptance for registration of layout design:** 30/09/2014.
2. **Brief Description of the layout design:** The Layout has been made using 250 nm CMOS Standard cells, RAM cells and Embedded Flash memory for UMC, Taiwan foundry to meet the functionality of the circuitry. The layout has 21 mask tooling layers.
3. **Whether the layout design has been commercially exploited:** No
4. **The Address of the office of the registry where the application is filed:** SICLD Registry, DeitY

Anyone willing to oppose the filing of the application by M/s Bharat Electronics Ltd, Jalahalli, Bangalore, may kindly send their application to the SICLD Registry New Delhi.

A notice of opposition to the registration of a layout design under sub section (1) of section 11 shall be given in triplicate on Form LD-2 accompanied by prescribed fee within three months from the date of advertisement of the application for registration in the journal ([www.sicldr.gov.in](http://www.sicldr.gov.in)). The notice shall include a statement of the grounds on which the opponent objects to the registration.

To obtain details how to apply, please visit website: [www.sicldr.gov.in](http://www.sicldr.gov.in)

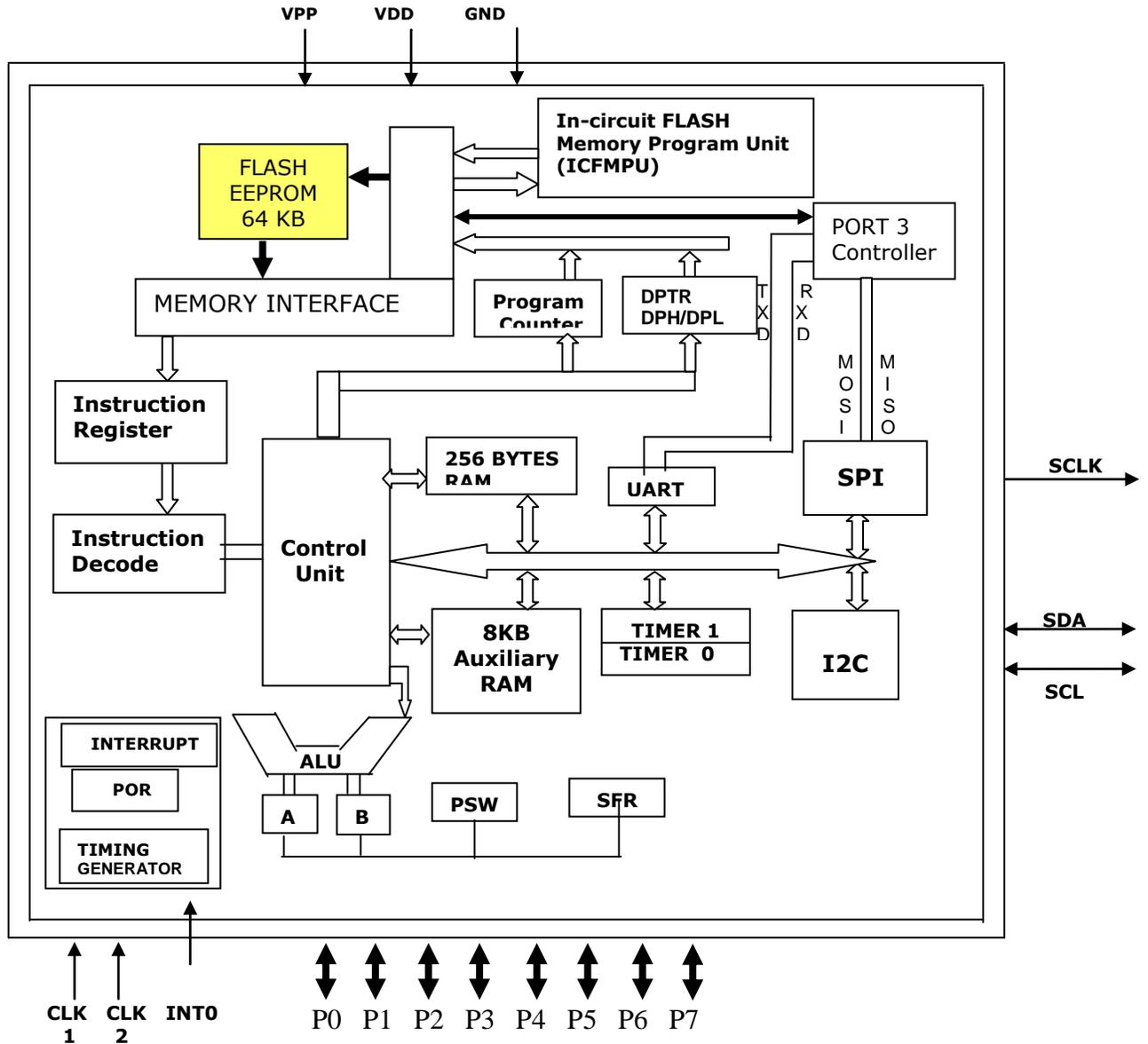
Duly filled Application Form may please be sent to:

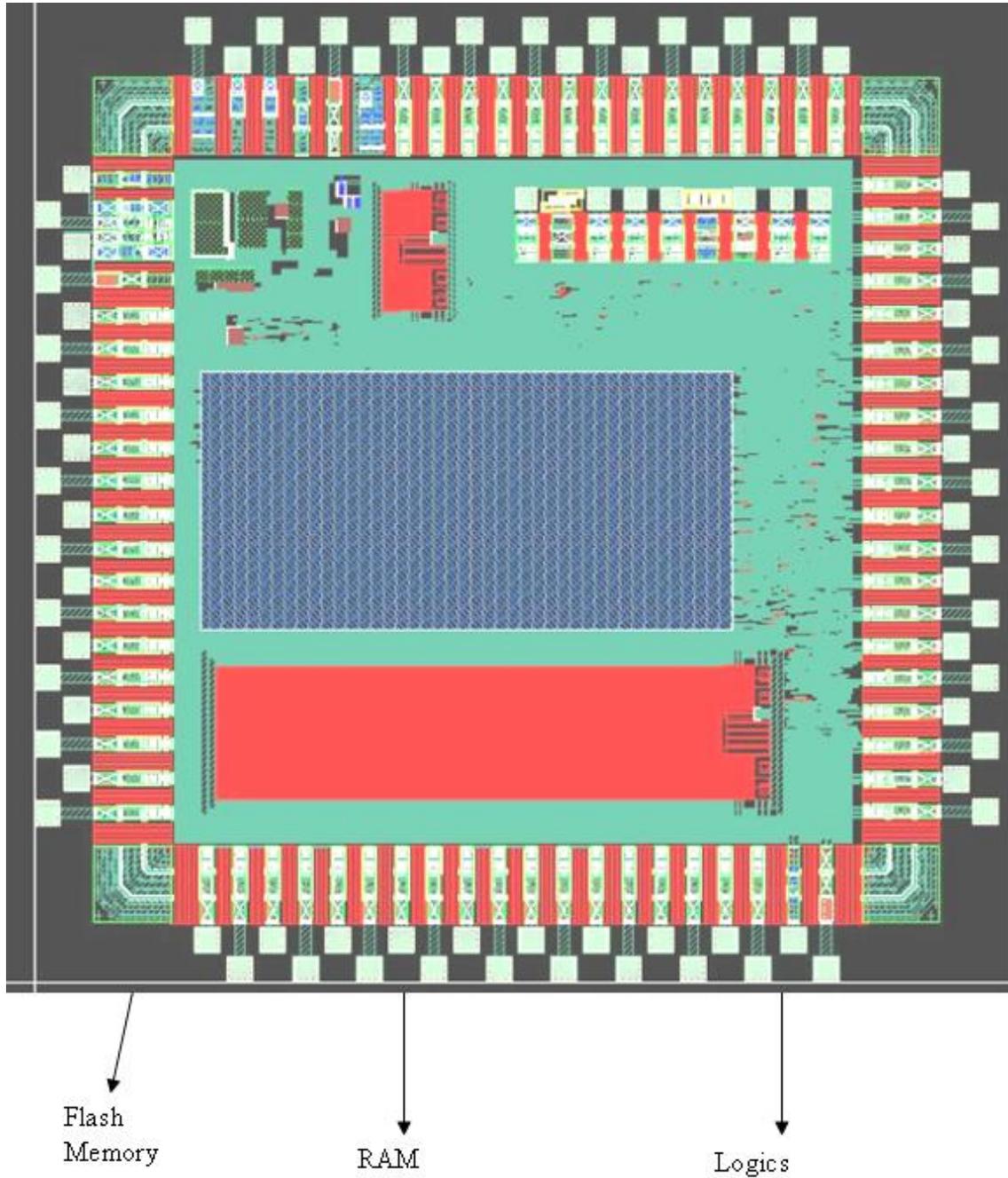
**Registrar**

Semiconductor Integrated Circuits Layout Design Registry  
Department of Electronics and Information Technology  
Ministry of Communications and Information Technology (Government of India)  
Electronics Niketan, 6, CGO Complex,  
Lodhi Road, New Delhi: 110003

**8 Port Microcontroller**

Schematic diagram of functional blocks





- घ. आवेदन में शुद्धि या संशोधन करने की अधिसूचना - शून्य  
D. Notification of correction or amendment of application - Nil